



特点

- 3.3V 单电源供电
- 符合 ISO11898-2 标准
- 允许一条总线上连接多达 120 个节点
- 1Mbps 数据速率
- 开路故障安全设计

推荐工作条件

- 电源电压 (V_{CC}): 3V~3.6V
- 总线端 (CANH 或 CANL) 电压: -16V~+16V
- 最大传输速率: 1Mbps
- 总线差分电压 (V_{ID}): 1.5V~3.0V
- 工作环境温度 (T_A): -55°C~125°C

绝对最大额定值

- 电源电压 (V_{CC}): -0.3V~+6V
- 总线端 (CANH 或 CANL) 电压: -18V~+18V
- 输入电压范围 (D 引脚或 R 引脚) (V_I): -0.5V~ V_{CC} +0.5V
- 贮存温度 (T_{STG}): -65°C~150°C

简介

XHT65HVD230 是一款应用于 CAN 协议控制器和物理总线之间的接口芯片，与具有 CAN 控制器的 3.3V 微处理器、微控制器 (MCU) 和数字信号处理器 (DSP) 或者等效协议控制器结合使用，速率可达到 1Mbps，适用于采用符合 ISO11898 标准的 CAN 串行通信物理层的应用。

封装形式: 塑封 SOP-8。

质量等级: GJB7400 N1 级。



参数表

符号	参数		测试条件(除另有规定外, $V_{CC}=3.3V, -55^{\circ}C \leq T_A \leq 125^{\circ}C$)	最小值	最大值	单位
$V_{O(D)}$	输出电压 (显性)	CANH	$V_I=0V, R_S=0V, R_L=60\Omega$	2.4	V_{CC}	V
		CANL		0.4	1.3	V
$V_{OD(D)}$	差分输出电压 (显性)		$V_I=0V, R_S=0V, R_L=60\Omega$	1.2	3	V
$V_{O(R)}$	输出电压 (隐性)	CANH	$V_I=3V, R_S=0V, R_L=60\Omega$	2.0	2.4	V
		CANL		2.0	2.4	V
$V_{OD(R)}$	差分输出电压 (隐性)		$V_I=3V, R_S=0V, R_L=60\Omega$	-0.12	0.012	V
			$V_I=3V, R_S=0V, \text{无负载}$	-0.5	0.05	V
I_{os}	输出短路电流		CANH= -2V	-250	—	mA
			CANH= 7V	—	1	mA
			CANL= -2V	-1	—	mA
			CANL= 7V	—	250	mA
I_{CC}	待机电流		$V_I=R_S=V_{CC}$	—	1050	uA
I_{CCD}	显性电流		$V_I=0V, R_S=0V, \text{无负载}$	—	18	mA
I_{CCR}	隐性电流		$V_I=V_{CC}, R_S=0V, \text{无负载}$	—	18	mA
V_{IT+}	接收器正阈值		—	—	950	mV
V_{IT-}	接收器负阈值		—	450	—	mV
V_{OH}	输出高电平		$I_O=-8mA$	2.4	—	V
V_{OL}	输出低电平		$I_O=8mA$	—	0.4	V
I_{IN+}	总线输入正电流		$V_{IH}=7V, V_{CC}=0V$	—	350	uA
I_{IN-}	总线输入负电流		$V_{IH}= -2V, V_{CC}=0V$	-100	—	uA
R_{IN}	总线输入电阻		—	20	50	kΩ
V_{ref}	基准输出电压		—	1.485	1.815	V

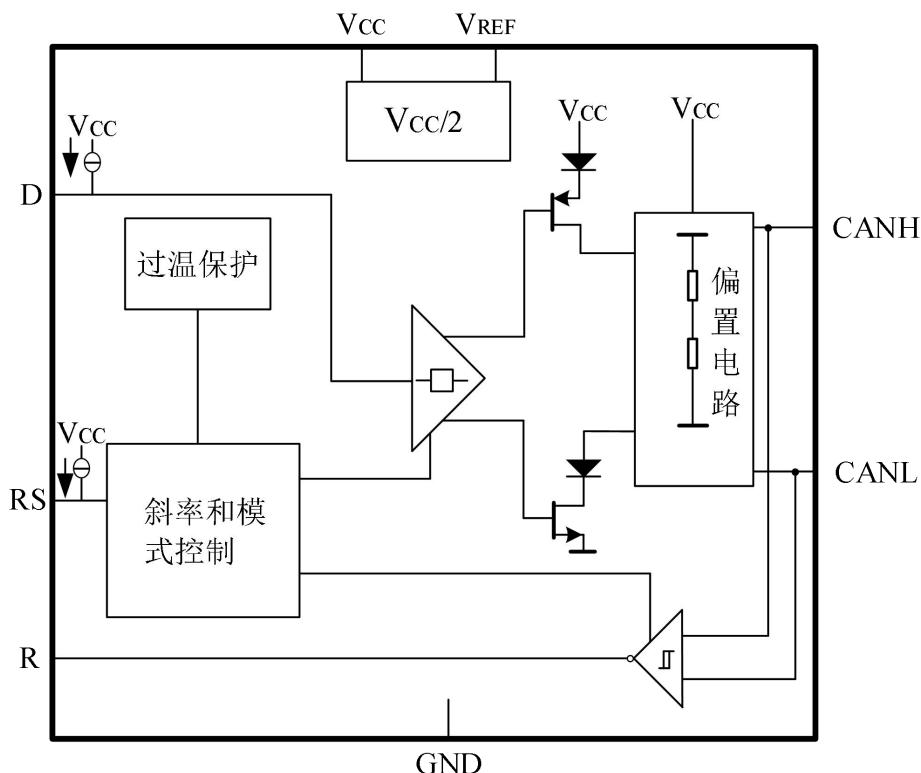
总线时间参数

t_{PDLH}	驱动器从低到高传播延迟	$R_S=0\Omega$	—	110	ns
t_{PDLH}	驱动器从低到高传播延迟	$R_S=10k\Omega$	—	190	ns
t_{PDLH}	驱动器从低到高传播延迟	$R_S=100k\Omega$	—	1500	ns
t_{PDHL}	驱动器从高到低传播延迟	$R_S=0\Omega$	—	110	ns
t_{PDHL}	驱动器从高到低传播延迟	$R_S=10k\Omega$	—	190	ns
t_{PDHL}	驱动器从高到低传播延迟	$R_S=100k\Omega$	—	1500	ns
t_{Dr}	驱动器上升时间	$R_S=0\Omega$	—	100	ns
t_{Dr}	驱动器上升时间	$R_S=10k\Omega$	—	170	ns
t_{Dr}	驱动器上升时间	$R_S=100k\Omega$	—	1000	ns
t_{Df}	驱动器下降时间	$R_S=0\Omega$	—	100	ns
t_{Df}	驱动器下降时间	$R_S=10k\Omega$	—	170	ns
t_{Df}	驱动器下降时间	$R_S=100k\Omega$	—	1200	ns
t_{PRLH}	接收器从低到高传播延迟	—	—	60	ns
t_{PRHL}	接收器从高到低传播延迟	—	—	60	ns
t_{Rr}	接收器上升时间	—	—	15	ns
t_{Rf}	接收器下降时间	—	—	15	ns



符号	参数	测试条件(除另有规定外, $V_{CC}=3.3V$, $-55^{\circ}C \leq T_A \leq 125^{\circ}C$)	最小值	最大值	单位
t_{LOOP1}	环路延迟1	驱动器输入到接收器输出, 隐性到显性, $R_S=0\Omega$	—	160	ns
t_{LOOP1}	环路延迟1	驱动器输入到接收器输出, 隐性到显性, $R_S=10k\Omega$	—	220	ns
t_{LOOP1}	环路延迟1	驱动器输入到接收器输出, 隐性到显性, $R_S=100k\Omega$	—	1200	ns
t_{LOOP2}	环路延迟2	驱动器输入到接收器输出, 显性到隐性, $R_S=0\Omega$	—	160	ns
t_{LOOP2}	环路延迟2	驱动器输入到接收器输出, 显性到隐性, $R_S=10k\Omega$	—	220	ns
t_{LOOP2}	环路延迟2	驱动器输入到接收器输出, 显性到隐性, $R_S=100k\Omega$	—	1200	ns

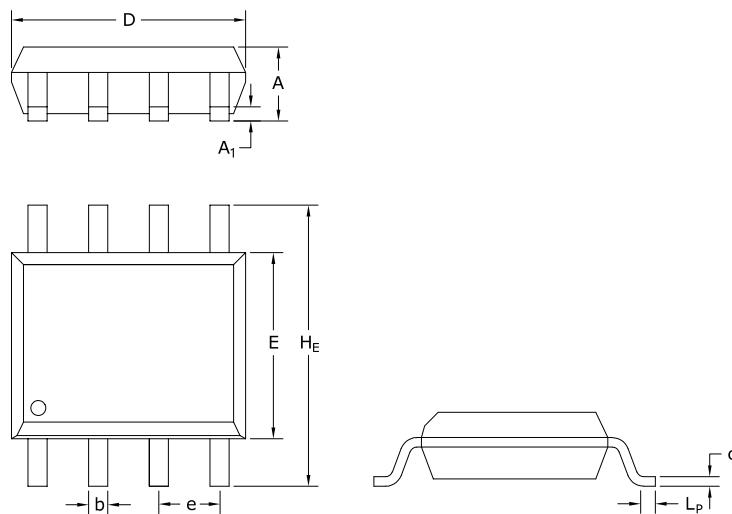
功能框图



结构框图



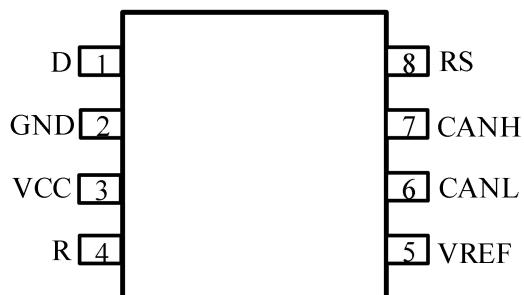
封装及引脚图



单位为毫米

尺寸符号	数值			尺寸符号	数值		
	最小	公称	最大		最小	公称	最大
<i>A</i>	—	—	1.90	<i>e</i>	—	1.27	—
<i>A</i> ₁	0.05	—	0.30	<i>b</i>	0.33	—	0.53
<i>D</i>	4.58	—	5.18	<i>c</i>	0.10	—	0.30
<i>H</i> _E	5.70	—	6.30	<i>L</i> _P	0.46	—	0.86
<i>E</i>	3.60	—	4.20				

外壳外形



管脚序号	管脚定义	管脚功能	管脚序号	管脚定义	管脚功能
1	D	CAN 发送数据输入	5	VREF	VCC/2 基准输出
2	GND	地	6	CANL	低电平 CAN 总线
3	VCC	电源	7	CANH	高电平 CAN 总线
4	R	CAN 接收数据输出	8	RS	模式选择引脚

引出端排列及定义



典型应用线路图

R、D 引脚显性总线状态下为低电平；隐性总线状态下为高电平。RS 模式选择引脚下拉至地为高速模式；上拉至 VCC 是低功耗模式；通过 10k~100kΩ 电阻下拉至地是斜率控制模式。

驱动器功能表

D	Rs	输出		总线状态
		CANH	CANL	
L	$V(R_s) < 1.2V$	H	L	显性
		Z	Z	隐性
开路	待机模式		Z	隐性
X	$V(R_s) > 0.75V_{cc}$	Z	Z	隐性

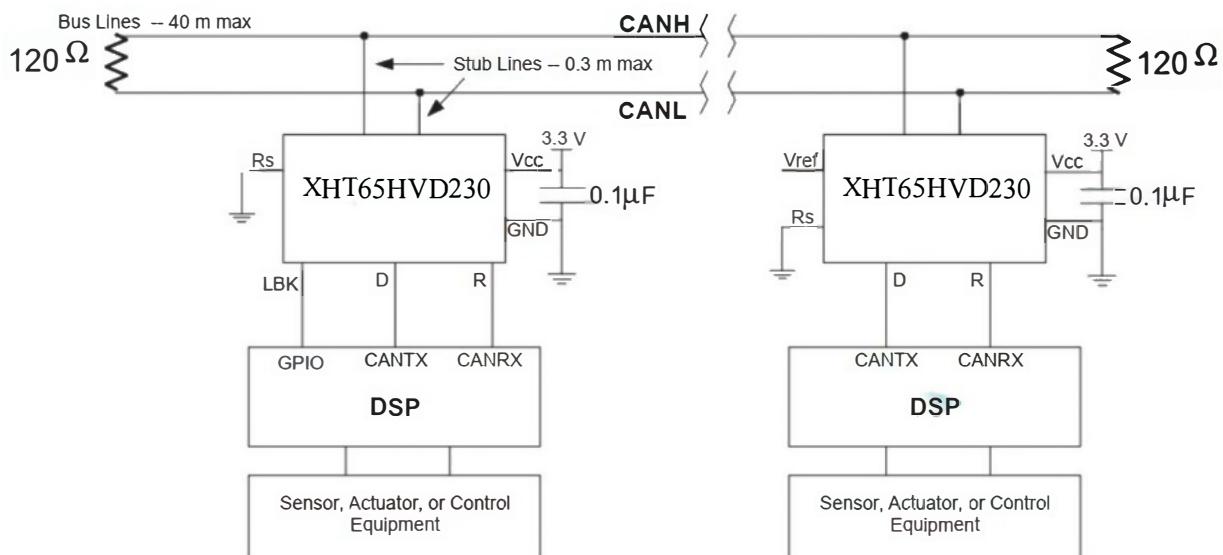
H:高电平；L:低电平；Z:高阻态

接收器功能表

$V_{ID}=CANH-CANL$	Rs	输出 R
$V_{ID} \geq 0.95V$	X	L
$0.45 < V_{ID} < 0.95V$	X	?
$V_{ID} \leq 0.45$	X	H
开路	X	H

H:高电平；L:低电平；?:不确定；X:不相关

下图为 XHT65HVD230 的典型应用电路，芯片的电源和输出引脚接滤波电容可以保证芯片可靠稳定的工作。



典型应用线路



注意事项

1. 短路保护

1. XHT65HVD230的驱动级具有限流保护功能，以防止驱动电路短路到正和负的电源电压，发生短路时功耗会增加，短路保护功能可以保护驱动级不被损坏。

2. 过温保护

1. XHT65HVD230具有过温保护功能，当结温超过 160°C 时，驱动级的电流将减小，因为驱动管是主要的耗能部件，电流减小可以降低功耗从而降低芯片温度。同时芯片的其它部分仍然保持正常工作。

3. 控制模式

通过 RS 引脚（引脚 8）提供三种不同的工作模式：高速模式、斜率控制模式和低功耗模式。

1. 高速模式：

对 RS 引脚（引脚 8）施加逻辑低电平可选择高速模式。工业应用中通常采用高速工作模式。高速模式允许输出以尽可能快的速度切换，而且对输出上升和下降斜率没有内部限制。如果高速转换会影响到辐射性能，可以采用斜率控制模式。

如果应用需要使用高速和低功耗待机两种模式，则可以将模式选择引脚直接连接至微处理器、MCU 或 DSP 的通用输出引脚。当控制器输出逻辑低电平(<1.2V)时，器件进入高速模式；当控制器输出逻辑高电平(>0.75VCC)时，器件进入待机模式。

2. 斜率控制模式：

对于仍在利用非屏蔽双绞线总线电缆来降低系统成本的许多应用而言，电磁兼容性是至关重要的。器件新增了斜率控制模式，可降低驱动器上升和下降时间所产生的电磁干扰以及因此产生的谐波。通过在 RS（引脚 8）与地或逻辑低电压之间连接一个电阻，可以调节驱动器输出的上升和下降斜率。驱动器输出信号的斜率与引脚的输出电流成比例，该斜率控制通过外部电阻（典型情况下 10kΩ~100kΩ）实现。

3. 待机模式：

如果将逻辑高电平(>0.75VCC)施加到 RS（引脚 8），器件电路将进入低电流、仅监听待机模式。在此模式期间，驱动器将关断，接收器保持工作状态。在这种仅监听状态下，收发器对于总线完全是被动的。无论是否放置斜率控制电阻，都不会有任何差别。当总线上出现显性状态（总线差分电压>900mV（典型值））的上升沿时，微处理器可使收发器退出此低功耗待机模式。微处理器会感测总线活动，并通过对 RS（引脚 8）施加逻辑低电平(<1.2V)来重新激活驱动器电路。

4. 产品安装注意事项：

1. 注意电路的引出端排列，引出端方向错位容易烧坏电路；
2. 电路的散热板是接到输出端，需要考虑与系统板焊接提供良好的散热环境。



5. 产品使用注意事项：

1. 该电路为信号传输集成电路，为了降低走线寄生影响，需要考虑布线尽量短；
2. 电源去耦。应在靠近器件电源引出端处用一只 $0.1\mu\text{F}$ 和一只 $10\mu\text{F}$ 的陶瓷电容器并联接地。

6. 产品防护注意事项：

1. 该电路为静电敏感器件，虽然设计有 ESD 保护，但传递、使用、调试中如不注意 ESD 的保护，电路的输入、输出、使能端均会被 ESD 损伤，导致电路失效；
2. 应避免跌落，以免造成机械应力损伤等问题。

7. 常见故障及处理办法：

1. ESD 导致电路失效。
2. 该电路为静电敏感器件，虽然设计有 ESD 保护，但传递、使用、调试中如不注意 ESD 的保护，可能会被 ESD 损伤，导致电路失效。
3. 工作电压超过最高工作电压失效。
4. 如果供电电压超过最高工作电压限制，会导致电路器件击穿失效，应保证供电电源不超过最大绝对值。